

저온 플라즈마 열처리 공정처리를 진행한 TiO₂/TiO_{2-x} 기반 멤리스터 제작에 대한 연구

이범구¹, 이재윤¹, TUKHTAEV ANVAR¹, ZHAO HANLIN¹, WANG XAIOLIN¹, 최정훈¹, 서정무¹,
김성진^{1,2*}

¹충북대학교 전자정보대학

²충북대학교 의생명연구원

dlqjarn9950@cbnu.ac.kr, *cugatech@gmail.com

A Study of TiO₂/TiO_{2-x} Based Memristor Fabrication with Low Temperature Plasma Heat Treatment Process

BEOM GU LEE¹, JAE-YOON LEE¹, TUKHTAEV ANVAR¹, ZHAO HANLIN¹, WANG
XAIOLIN¹, JEONG HUN CHOI¹, JEONG MOO SEO¹, SUNG-JIN KIM^{1,2*}

¹College of Electrical and Computer Engineering, Chungbuk National University

²Biomedical Research Institute, Chungbuk National University Hospital

요 약

차세대 지능형 디바이스인 멤리스터는 소자의 크기를 획기적으로 줄여 높은 경량성과 고집적성을 지닐 수 있을 것으로 기대되는 실정이다. 산화물 기반의 멤리스터의 성능을 높이기 위하여 고온의 열처리 과정을 진행하는 것은 전기적 특성 향상에 필수적이다. 이러한 과정은 열에 약한 폴리머 기판 등의 활용성에 제약으로 다가왔다. 이를 해결하기 위해 ITO/TiO₂/TiO_{2-x}/Ag 기반 멤리스터를 제작하여 저온의 열처리 공정과 O₂ 플라즈마를 병행하여 어닐링하였다. 이 과정에서 최적의 온도를 찾기 위해 저온의 열처리는 각각 40 °C, 80 °C, 120 °C, 160 °C로 진행하였다. 저온 플라즈마 열처리 공정을 진행한 이후 멤리스터 소자의 I-V 곡선을 측정하여 분석한 결과, 160 °C에서 진행한 저온 플라즈마 공정이 가장 우수한 전기적 특성을 가지고 있음을 확인하였고, 저온 플라즈마 공정이 매우 효율적임을 확인할 수 있었다.

I. 서 론

생물의 신체에 부착하여 생체 전기적 신호를 저장하기 위해 제작되는 웨어러블 디바이스는 높은 신축성과 유연성 및 고집적성이 필수적으로 요구된다. 차세대 지능형 디바이스인 멤리스터는 기존의 트랜지스터 기반의 소자에 비해 크기를 획기적으로 줄여 높은 경량성과 고집적성을 지닐 수 있을 것으로 기대되는 실정이다 [1-3]. 그러나 일반적으로 멤리스터에 활용되는 산화물은 반도체의 전기적 특성을 향상시키기 위해 400 °C 이상의 고온의 열처리가 필수적으로 요구된다 [4,5]. 이러한 고온의 열처리 과정은 멤리스터 소자를 폴리머 소재의 기판에 활용하기에 제약이 되고 있는 실정이다 [6,7].

이에 본 논문에서는 저온의 열처리와 플라즈마를 병행하여 멤리스터의 전기적 특성 향상시키는 방식에 대하여 연구하였다. 그림 1 은 본 논문에서 제작한 멤리스터 소자의 구조와 멤리스터의 스위칭 동작을 나타낸다. 제작된 멤리스터의 기판은 ITO 가 증착된 glass 를 활용하였으며 상부 전극은 Ag 를, 하부 전극은

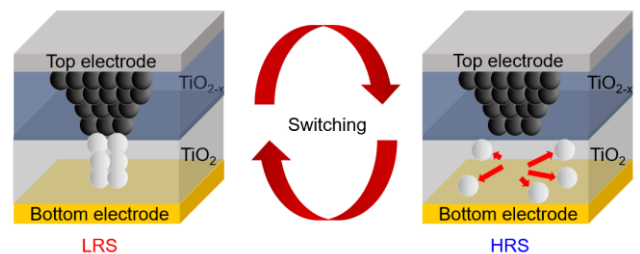


그림 1. 제작한 멤리스터 소자의 구조와 스위칭 메커니즘

ITO 를 사용하였다. TiO₂ 절연층 증착에 발생 가능한 변수를 줄이기 위해 cleaning 과정을 진행하였다. 절연층인 TiO₂ 증착은 ALD, 활성층인 TiO_{2-x} 증착은 sputtering 공정을 통해 각각 5 nm, 10 nm 로 증착하였으며, TiO_{2-x} 증착 이후 IR lamp 와 플라즈마 gun 으로 이루어진 effusion cell 내부에 120 W 의 O₂ 플라즈마와 40 °C, 80 °C, 120 °C, 160 °C의 온도로 10 분간 저온 플라즈마 열처리 공정을 진행하였다. 상부

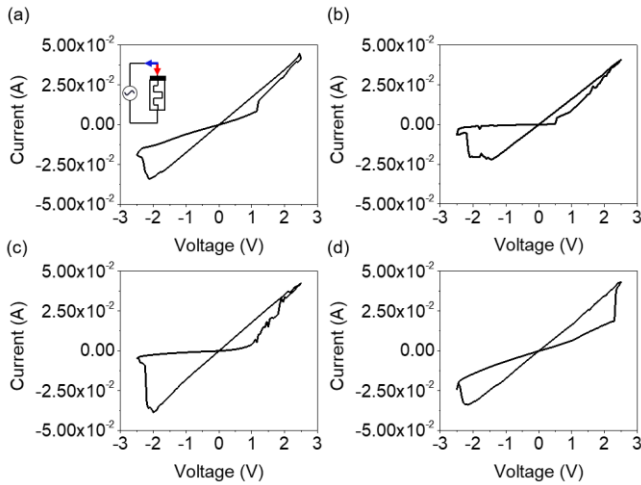


그림 2. 저온 플라즈마 공정을 통해 제작한 멤리스터 소자의 I-V 곡선 (a) 40 °C, (b) 80 °C, (c) 120 °C, and (d) 160 °C

전극 Ag 는 sputtering 공정으로 100 nm 증착하였다. 소자의 제작 후 멤리스터 소자의 성능 측정을 위해 상부 전극에 -2 V ~ 2 V 범위의 전압을 sweep 형식으로 인가하여 I-V 곡선을 측정하였다.

II. 결론

그림 2 는 각각 저온 플라즈마 공정을 통해 제조된 $\text{TiO}_2/\text{TiO}_{2-x}$ 박막 기반 멤리스터의 전기적 특성인 I-V 곡선을 나타낸다. 그림 2 (a)는 40 °C, (b)는 80 °C, (c)는 120 °C, (d)는 160 °C로 제작된 소자의 I-V 곡선이다. 제작된 소자의 그래프는 -2 V ~ 2 V 내에서 hysteresis 곡선 형태를 가진다. 이 그래프를 통해 제작된 4 개의 소자에서 비휘발성 메모리의 동작 특성인 write, read 특성이 나타나는 것을 알 수 있다 [8]. 40 °C, 80 °C, 120 °C에서 열처리 과정을 진행한 소자의 경우 positive 바이어스 영역에서 hysteresis 형태가 나타나지 않는 것을 확인할 수 있다. 반면에 160 °C O_2 플라즈마 과정을 통해 어닐링된 멤리스터 소자의 경우 이러한 hysteresis 곡선의 형태가 다른 소자들에 비해 비교적 온전하며 2 V에서 HRS, LRS 로의 스위칭 동작과 -2 V에서 LRS, HRS 로의 스위칭 동작이 이루어지는 것을 확인할 수 있다. 따라서 본 연구에서 160 °C O_2 플라즈마 열처리 과정을 진행한 $\text{TiO}_2/\text{TiO}_{2-x}$ 박막 기반의 멤리스터에서 가장 우수한 current hysteresis 를 확인할 수 있었다.

III. 결론

본 논문에서는 기존의 고온의 열처리 어닐링 공정을 대체하기 위해 O_2 플라즈마와 저온의 열처리 공정을 병행하여 멤리스터 소자의 전기적 특성을 향상시키는 공법을 개발하였다. 저온 O_2 플라즈마 열처리 공정의 성능을 확인하기 위해 측정한 I-V 곡선을 통해 본 논문에서 제안한 160 °C O_2 플라즈마가 멤리스터의 전기적 성능 향상에 도움을 줄 수 있음을 확인하였다.

향후 연구에서는 O_2 플라즈마의 플라즈마 형성 조건인 인가하는 전력 (W), O_2 가 1 분 동안 주입되는 량 (sccm), 플라즈마를 인가하는 시간 (time)에 따라 전기적 성능 향상 폭에 대한 연구를 진행하여 저온 플라즈마 공정의 최적의 조건을 정의할 예정이다.

ACKNOWLEDGMENT

This research was supported by Basic Science Research Program through the National Research Foundation of Korea(NRF) funded by the Ministry of Education(No. 2020R1A6A1A12047945)

참고 문헌

- [1] Yuan Z., Jia- S. L., Vairavel M., Tomas N., Daniel P., Xun S., and Zhen Z., "High Performance Full-Inorganic Flexible Memristor with Combined Resistance-Switching", ACS Applied Materials & Interfaces '14, pp. 21173-21180, Apr. 2022.
- [2] Zehui P., Ziqiang C., Shanwu K., Yongyue X., Zhaoer Y., Zikun W., Tongyu S., Cong Y., Xin W., Paul K. C., Xue- F. Y., and Jiahong W., "Flexible Memristor Constructed by 2D Cadmium Phosphorus Trichalcogenide for Artificial Synapse and Logic Operation", advanced functional materials '33, pp. 2211269, Feb. 2023.
- [3] Zhaowei R., Xufei W., Shuangsoo M., Jiajia Q., Yusheng Y., Mingnan L., Chuan K., Yong Z., and Bai S., "Flexible Memristor-Based Nanoelectronic Devices for Wearable Applications: A Review", ACS Applied Nano Materials '18645- 18669, Oct. 2023.
- [4] Daehwan C., Jaemin K., Jaehak S., Wi H. L., and Sunglim K., "A low-temperature and short-annealing process for metal oxide thin film transistors using deep ultraviolet light for roll-to-roll processing", Current Applied Physics '19 pp. 954-960, Aug. 2019.
- [5] Dinesh C. S. and Pankaj S., "11 - Role of annealing in oxide semiconductors", Defect-Induced Magnetism in Oxide Semiconductors '5 pp. 247-278, Jan. 2023.
- [6] Rongkai L., Jianguo L., Xishuo W., Shilu Y., Siqin L., Bojing L., Yi Z., Liping Z., Lingxiang C., and Zhizhen ,Ye " Two-Step Plasma Treatment Designed for High-Performance Flexible Amorphous ZnAlSnO Thin-Film Transistors Replacing Thermal Annealing", advanced electronic materials '6 pp.2000233, Aug. 2020.
- [7] Li Z., Zhong X., Jia H., Lei L., Cong Y., Yi Z., Wen X., Yanxin L., and Gang H., "Resistive switching performance improvement of InGaZnO-based memory device by nitrogen plasma treatment", Journal of Materials Science & Technology '49 pp.1-6, Jul. 2020.
- [8] Rajwali K., Naveed U. R., Shahid I., Sherzod A., and Haila M. A., "Resistive Switching Properties in Memristors for Optoelectronic Synaptic Memristors: Deposition Techniques, Key Performance Parameters, and Applications", ACS Applied Electronic Materials '6 pp.73-119, Dec. 2023.